

## LECCIÓN 2.- INTRODUCCIÓN A LOS MICROPROCESADORES

### Índice:

[Conceptos básicos](#)

[Sistema mínimo microprocesador](#)

Arquitectura externa

- [memoria](#)
- [buses de comunicación; dispositivos tri-estado](#)
- [unidad de E/S; periféricos](#)

[Arquitectura interna: la CPU \(el CI microprocesador\)](#)

- [unidad de control](#)
- [unidad de proceso; unidad aritmético-lógica \(ALU\)](#)

[Familias de microprocesadores](#)

- coprocesadores matemáticos

[Sistemas de desarrollo de microprocesadores](#)

### • CONCEPTOS BÁSICOS

Microprocesador ( $\mu$ P): CI digital, programable, que ejecuta secuencialmente una serie de instrucciones para realizar unas funciones determinadas con los datos.

$\mu$ P + dispositivos de E/S + memoria  $\rightarrow$  Computadora

Arquitectura de Von Neumann (1940):

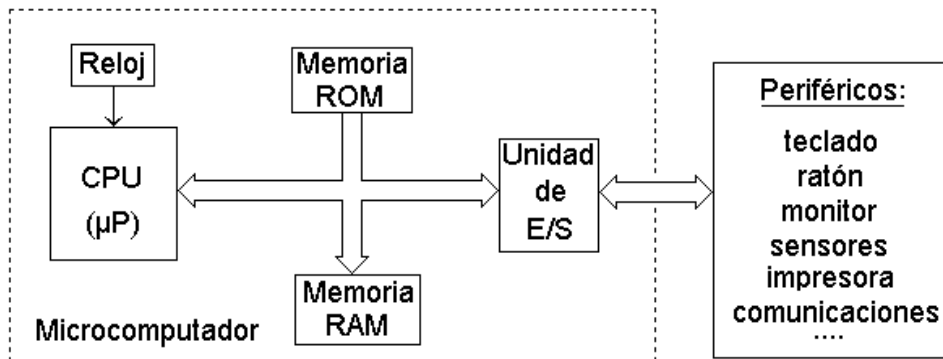


Generaciones de ordenadores:

- 1ª) Válvulas de vacío. Ordenadores muy grandes y caros
- 2ª) Semiconductores
- 3ª) Primeros CI. Lenguajes de alto nivel (Fortran, Cobol)
- 4ª) Circuitos Integrados LSI. Aparece el primer  $\mu$ P (4004, Intel, 1971)
- 5ª) Técnicas VLSI. Se logra integrar un computador en un solo CI:  
microcontrolador (1976)

[volver a indice](#)

**• SISTEMA MÍNIMO MICROPROCESADOR**



[volver a indice](#)

**• ARQUITECTURA EXTERNA**

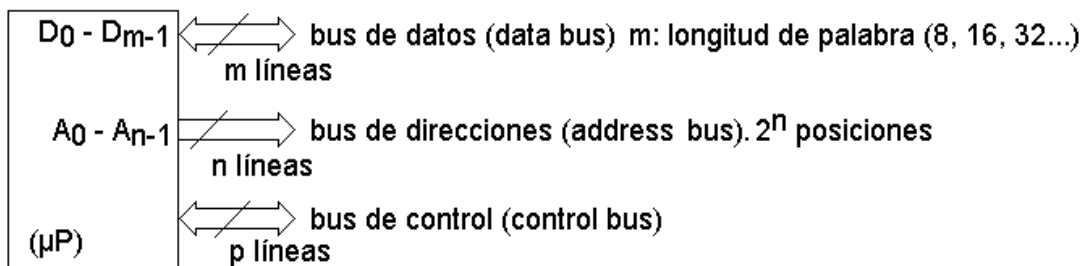
1) Memoria

- **RAM.** Volátil. Almacena datos y programas temporalmente. Memoria de L/E.
- **ROM.** No volátil. Almacena programas de forma permanente. Sólo lectura.

[volver a indice](#)

2) Buses de comunicaciones

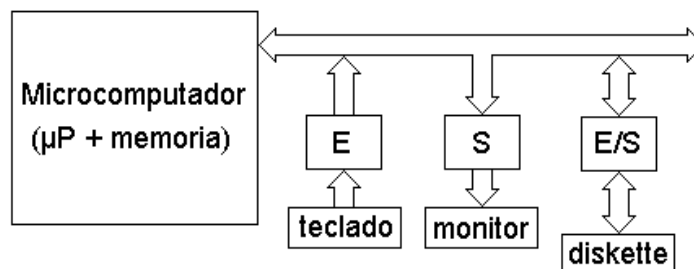
- **Bus de Datos.** Tri-estado. Bidireccional salvo para la ROM. Tantos bits como la palabra.
- **Bus de Direcciones.** Unidireccional. “n”bits  $\Rightarrow 2^n$  posiciones de memoria.
- **Bus de Control.** Bidireccional. Control del sistema.



[volver a indice](#)

3) Unidad de E/S

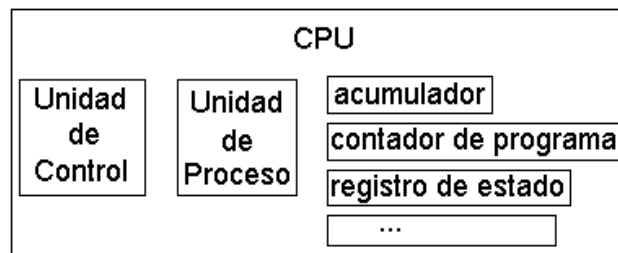
Canaliza el intercambio de información con el exterior. Imprescindible dadas las diferencias de velocidad y de niveles eléctricos de los periféricos (sistemas que se encargan de “traducir” la información a códigos comprensibles por el ser humano).



[volver a indice](#)

**• ARQUITECTURA INTERNA**

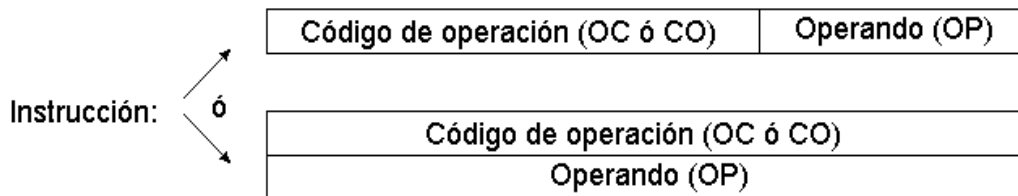
La **CPU** controla las demás unidades del sistema y procesa los datos siguiendo una secuencia lógica de instrucciones que están almacenadas en la memoria: **programa**.



[volver a índice](#)

### 1) Unidad de Control

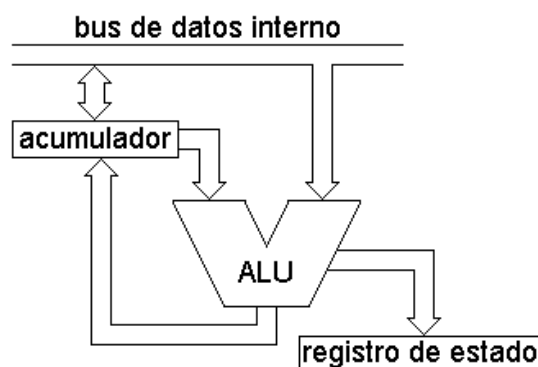
Decodifica las **instrucciones** y genera las señales de control que gobiernan el funcionamiento de las unidades internas y externas del  $\mu P$ .



[volver a índice](#)

### 2) Unidad de Proceso

El bloque principal es la **Unidad Aritmético-Lógica (ALU)** que realiza las operaciones con uno o dos datos (+, -, AND, OR, complemento, desplazamientos...).



[volver a índice](#)

## • FAMILIAS DE MICROPROCESADORES

Familia 80X86 (Intel): 8086 (1978) → 80186 → 80286 → 80386 → 80486 → Pentium → Pentium Pro → Pentium II → Pentium III → Pentium IV (2001).

FAMILIA 80X86 (Intel)					
Modelo	Año	Bus de datos (bits)	Bus de direcciones (bits)	Frecuencias (MHz)	Otras características
<b>8086</b>	1978	16	20 → 1 Mbyte	5 - 8 - 10	Base de todos los $\mu$ P Intel
<b>80186</b>	1980	16	20 → 1 Mbyte	8 - 10 - 12,5	Integra funciones auxiliares en el CI
<b>80286 (286)</b>	1982	16	24 → 16 Mbyte	8 - 10 - 12,5	Funcionamiento en "modo protegido" → multitarea
<b>80386 (386) (386SX) (386DX)</b>	1985	32 16	32 → 4 Gbyte	16-20-25-33	Mejor uso de la memoria Múltiples usuarios Modo pipeline → rapidez
<b>80486 (486)</b>	1989	32	32 → 4 Gbyte	puede superar los 66 MHz	Memoria caché Incorpora coprocesador Más de 1 millón de transistores
<b>Pentium</b>	1993	64	32 → 4 Gbyte	60 - 66	Dos memorias caché (datos e instruc.) Doble pipeline → ejecuta dos instrucciones a la vez
<b>Pentium Pro (P6)</b>	1995	64	32 → 4 Gbyte	hasta 200 MHz	Para estaciones de trabajo y servidores
<b>Pentium II</b>	1997	64	32 → 4 Gbyte	hasta 450 MHz	Tecnología MMX (procesado vídeo) Operaciones multimedia
<b>Pentium III</b>	1999	64	32 → 4 Gbyte	hasta 1 GHz*	Para consumo masivo Mejora las aplicaciones 3D, imágenes y vídeo

(\*) A finales de 2000. Para evitar el calentamiento los circuitos se alimentan a tensiones más bajas (2 V, e incluso menos).

Familia 680X0 (Motorola): 68000 (1979) → 68020 → 68030 → 68040 → 68060 → MPC 601 (Power PC) → MPC 750 (1999).

FAMILIA 680X0 (Motorola)					
Modelo	Año	Bus de datos (bits)	Bus de direcciones (bits)	Frecuencias (MHz)	Otras características
<b>68000</b>	1979	16*	24 → 16 Mbyte	16	Base de $\mu$ P Motorola
<b>68020</b>	1985	32	32 → 4 Gbyte	33	Memoria caché para instrucciones
<b>68030</b>	1991	32	32 → 4 GByte	50	Memoria caché para datos Más del doble de rápido que el 68020
<b>68040</b>	1995	32	32 → 4 Gbyte	50	Incorpora coprocesador Múltiples pipelines → ejecuta varias instrucciones a la vez
<b>68060</b>	1995	32	32 → 4 Gbyte	75	Menor tensión de alimentación (menor consumo)
<b>MPC601/ MPC750 (Power PC)</b>	1992 1999	64	32 → 4 Gbyte	400	Ejecuta hasta 3 instrucciones por ciclo Juego de instrucciones reducido Dos memorias caché de 32 kbyte

(\*) Aunque está clasificado como  $\mu$ P de 16 bits, internamente tenía registros de 32 bits.

[volver a indice](#)

**• SISTEMAS DE DESARROLLO**

[volver a índice](#)